

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 56-131230

(43)Date of publication of application : 14.10.1981

(51)Int.Cl.

H03K 17/955  
H01H 36/00

(21)Application number : 55-035647

(71)Applicant : OMRON TATEISI ELECTRONICS  
CO

(22)Date of filing : 18.03.1980

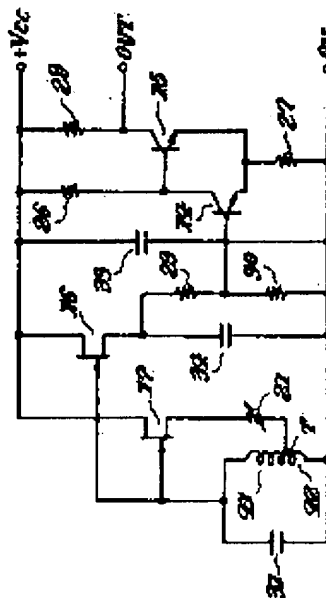
(72)Inventor : NODERA HISATOSHI

## (54) CONTACTLESS SWITCH

### (57)Abstract:

**PURPOSE:** To obtain stable operation by lowering a power voltage by forming an oscillating circuit by connecting one terminal of a tank circuit to the gate of FET and by connecting its source to the center tap of a coil.

**CONSTITUTION:** As a body approaches coils 41 and 42, the coils increase inductance and the oscillation amplitude decreases, so that the oscillation stops. Therefore, the output of the detecting circuit consisting of FET16, capacitor 32, and resistances 29 and 30 decreases and the output signal of the Schmitt trigger circuit consisting of transistors 14 and 15 and resistances 26□28 is held at L. In this circuit, the tank circuit and the gate of FET17 constituting the oscillating circuit are connected together directly, so no nonlinear operation is performed, so that even if power voltage Vcc is extremely low, the oscillation will be enabled. Therefore, the stop and start of the oscillation as the body moves to and from coils 41 and 42 can be secured.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56—131230

⑨ Int. Cl.<sup>3</sup>  
H 03 K 17/955  
H 01 H 36/00

識別記号

庁内整理番号  
7105—5 J  
6708—5 G

⑬ 公開 昭和56年(1981)10月14日

発明の数 1  
審査請求 未請求

(全 4 頁)

⑭ 近接スイッチ

京都市右京区花園土堂町10番地  
立石電機株式会社内

① 特 願 昭55—35647  
② 出 願 昭55(1980)3月18日  
⑦ 発 明 者 野寺久敏

⑧ 出 願 人 立石電機株式会社  
京都市右京区花園土堂町10番地  
④ 代 理 人 弁理士 佐藤祐介

明 細 書

1. 発明の名称

近接スイッチ

2. 特許請求の範囲

(1) コイルとコンデンサとを並列接続してなる  
タンク回路の前記コイルの中間タップに可変抵抗器の一端を接続し、他端を電界効果トランジスタのソースに接続するとともにそのゲートに前記タンク回路をなす並列回路の一端を接続して構成される発振回路と、この発振回路の出力を検波する検波回路と、検波出力をレベル弁別するシュミットトリガ回路とを備え、前記タンク回路のコイルに物体を近づけまたは遠ざけて前記発振回路の発振振幅を変えて前記シュミットトリガ回路より出力信号を取り出すようにした近接スイッチ。

8. 発明の詳細な説明

この発明は、コイルを含んで高周波の発振回路を構成し、物体がこのコイルに接近することにより発振状態が変化することを検出して信号

を生じる、高周波発振型近接スイッチの回路に関するものである。

この近接スイッチの回路を低い電源電圧で動作させることは極めて重要なことである。何故なら2線式近接スイッチとして構成する場合に、2線間をオンとした場合に残る残留電圧をより小さくしなければならず、この小さな電圧でも十分安定に動作する必要があるからである。ところが従来の回路では一般に、電源電圧を低くすると安定な発振が望めなかったり、あるいは応差（近接スイッチでは例えば物体が近づいたときにオン、遠ざかったときにオフとなるが、オンになる距離とオフになる距離に差を設けて、すなわちヒステリシスを設けて動作の安定化を図っており、これを応差と呼ぶ）を十分に設けられない、等の不都合が生じる。

これを、第1図に示す従来例について説明する。第1図において、コンデンサ31とコイル41、42とを並列接続してタンク回路が構成される。コイル41、42は中間タップTにより1つのコイ

ルを2つの部分に分けたもので、これら2つの部分は電磁的に密に結合されている。このタンク回路の一端はトランジスタ11のベース・エミッタをへてトランジスタ12のベースに接続され、そのエミッタは感度調整用の可変抵抗器21をへて中間タップTに接続されている。ここでトランジスタ11とそのベースに接続された抵抗22はトランジスタ12のバイアス設定用であり、トランジスタ11、12を同一特性のものを用いることによりバイアス点の安定化を図っている。こうして発振回路が形成されるが、この発振回路はハートレー発振回路と考えられる。

また第1図において、前記のタンク回路より抵抗23を介して、トランジスタ13、コンデンサ32、抵抗24、25から構成される検波回路により信号を取り出し、検波している。この検波出力をトランジスタ14、15、抵抗26～28により構成されるシュミットトリガ回路によりレベル弁別してスイッチング出力に変換している。またコンデンサ33は高周波整流用コンデンサである。

#### R2: 抵抗22の値

を満足しなければならない。ここで電圧 $V_{cc}$ を小さくするために $I_{B1} \cdot R2$ の項を小さくしようとしてR2を小さくすると、消費電流が増大することになり、この回路を2線式近接スイッチに適用する場合には、オフ時に負荷に流れる漏れ電流が大きくなって不都合である。

また物体が接近して発振振巾が小さくなると、トランジスタ11の $V_{B1}$ 分だけ非線形な動作をし、発振振巾のピークからピークまでが $V_{B1}$ の2倍以下になると発振が停止し、ヒステリシス現象が生じる。そのため電圧 $V_{cc}$ を低くして可変抵抗器21により感度調整を行って発振させるようにすることはできるが、電圧 $V_{cc}$ が上記の条件を満足していないと、物体が接近して発振が停止した場合、物体が離れても発振しなくなってしまう。

以上のことから、従来の発振回路では電圧 $V_{cc}$ を余り小さくすることができない。

更に第1図の回路では、トランジスタ13によ

物体(金属体)がコイル41、42に接近すると、コイルのコンダクタンス $\sigma$ が大きくなり、発振振巾が小さくなり、遂に発振が停止する。発振振巾が大きいときには検波出力は大きく、従ってシュミットトリガ回路出力から“H”の出力信号が生じる。すなわち物体がコイル41、42に接近していない場合に出力信号は“H”であり、接近すると発振振巾が減少し検波出力も小さくなって出力信号が“L”となる。

ところでこの第1図の回路ではトランジスタ12のバイアスのため、抵抗22とトランジスタ11のベース・エミッタ間ダイオードを用いている。従ってこの発振回路が発振を開始するには、電源電圧 $V_{cc}$ が

$$V_{cc} > V_{B1} + I_{B1} \cdot R2$$

ただし $V_{B1}$ : トランジスタ11のベース・エミッタ間電圧  
 $I_{B1}$ : トランジスタ12をドライブし、発振を開始させるのに必要な抵抗22を流れる電流

り検波を行い、またそのベースに抵抗23を接続してタンク回路からコンデンサ32に充電電流が流れるのを阻止してタンク回路の損失を防止するようにしているため、タンク回路の発振振巾が

$$I_{B3} \cdot R3 + V_{B3}$$

ただし $I_{B3}$ : トランジスタ13のベース電流

R3: 抵抗23の値

$V_{B3}$ : トランジスタ13のベース・エミッタ順方向電圧

にならなければ、トランジスタ13のエミッタに出力が現われない。従って上記の電圧が不感帯となるわけである。この不感帯は約0.6V以上となってしまうため、電圧 $V_{cc}$ を例えば1.2V程度の低いものとする、シュミットトリガ回路への入力電圧は0.6Vの範囲しかない。従ってこのシュミットトリガ回路のヒステリシス巾(応差)は極めて小さいものとならざるを得ず、電源電圧変動やノイズによる誤動作あるいはチャタリングの原因となり、動作は不安定となる。

本発明は、上記の不都合を解消し、より低い電源電圧でも安定に動作することのできる、近接スイッチの回路を提供することを目的とする。

以下、第2図を参照しながら本発明の一実施例について説明する。タンク回路の一端がFET 17のゲートに接続され、そのソースは可変抵抗器21を介してコイル41、42の中間タップTに接続されて発振回路が構成されている。また検波回路は、タンク回路の一端にゲートが接続されたFET 16と、コンデンサ34、抵抗29、30とにより構成されている。他の回路構成は第1図と同様であり、同一の部分には同一の番号が付されている。

この第2図の回路によれば、可変抵抗器21はFET 17のバイアス抵抗と感度調整抵抗とを兼ねているため、特にバイアス回路を必要とせず、構成が簡単になっている。またこの発振回路においてFET 17のゲート側における入力インピーダンスは高いので、タンク回路のコンダクタンス $g$ に影響を与えない。そしてタンク回路と

FET 17のゲートとが直接に接続されているため、非線形動作すなわちヒステリシス現象を生じることがなく、発振開始に必要な電源電圧 $V_{cc}$ はFET 17の自己バイアス分すなわち可変抵抗器21の両端の電圧分以上であるから、電源電圧 $V_{cc}$ が極めて低い電圧でも発振することができ、コイル41、42に対する物体の接近・離反による発振の停止・開始が確実に行い得る。更に検波回路はFET 16によるソースフォロワ回路となっているため、特にそのゲート側のバイアス回路も不要であり、直接高入力インピーダンスでタンク回路に接続されている。従ってタンク回路のコンダクタンス $g$ に影響を与えず、しかもタンク回路の発振波形がリニアにFET 16のソース側に現われて検波を行うことができる。そのため発振振巾の検出点はFET 16のソース側の抵抗による自己バイアス電圧近くまで下げることができ、電源電圧 $V_{cc}$ を極めて低くしたとしても変化巾のより大きな検波出力をシュミットトリガ回路に送ることができる。そのためシ

ミットトリガ回路のヒステリシスを大きなものとして行うことができ、安定な動作に必要な応差を設けることができる。更にFET 16、17共にソース抵抗を選択することにより、ドレイン電流の温度による変化をなくすることが可能であり、温度的にも安定な回路とすることができる。

以上実施例について説明したように、本発明による近接スイッチの回路は、電源電圧を低くしたとしても発振の停止・開始を安定・確実に行い、しかも必要な応差を設けることができ、動作の安定化を図ることができる。従って低い電圧を与えても安定に動作するため、2線式近接スイッチに適用すれば、残留電圧を小さくすることに寄与できる。

#### 4. 図面の簡単な説明

第1図は従来例の回路図、第2図は本発明の一実施例の回路図である。

11、12…発振回路をなすトランジスタ

13…検波回路をなすトランジスタ

14、15…シュミットトリガ回路をなすトランジスタ

16…検波回路をなすFET

17…発振回路をなすFET

31…タンク回路をなすコンデンサ

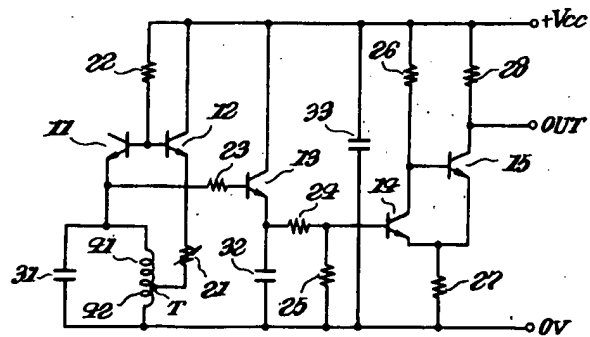
41、42…タンク回路をなすコイル

21…感度調整用可変抵抗器

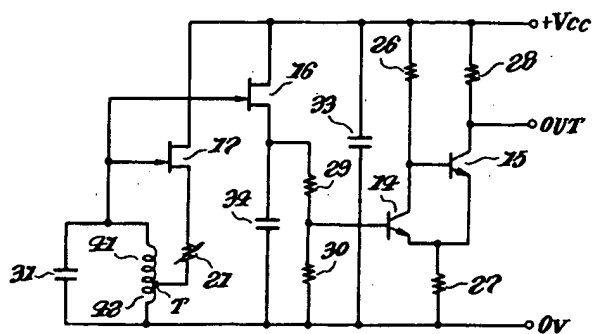
出願人 立石電機株式会社

代理人 弁理士 佐藤 祐 介

第 1 図



第 2 図



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**